

(51) Int.Cl.<sup>7</sup>  
H 0 2 M 3/155

識別記号

F I  
H 0 2 M 3/155

テーマコード ( 参考 )  
H 5 H 7 3 0  
W  
Y

審査請求 未請求 請求項の数17 O L ( 全 13 頁 )

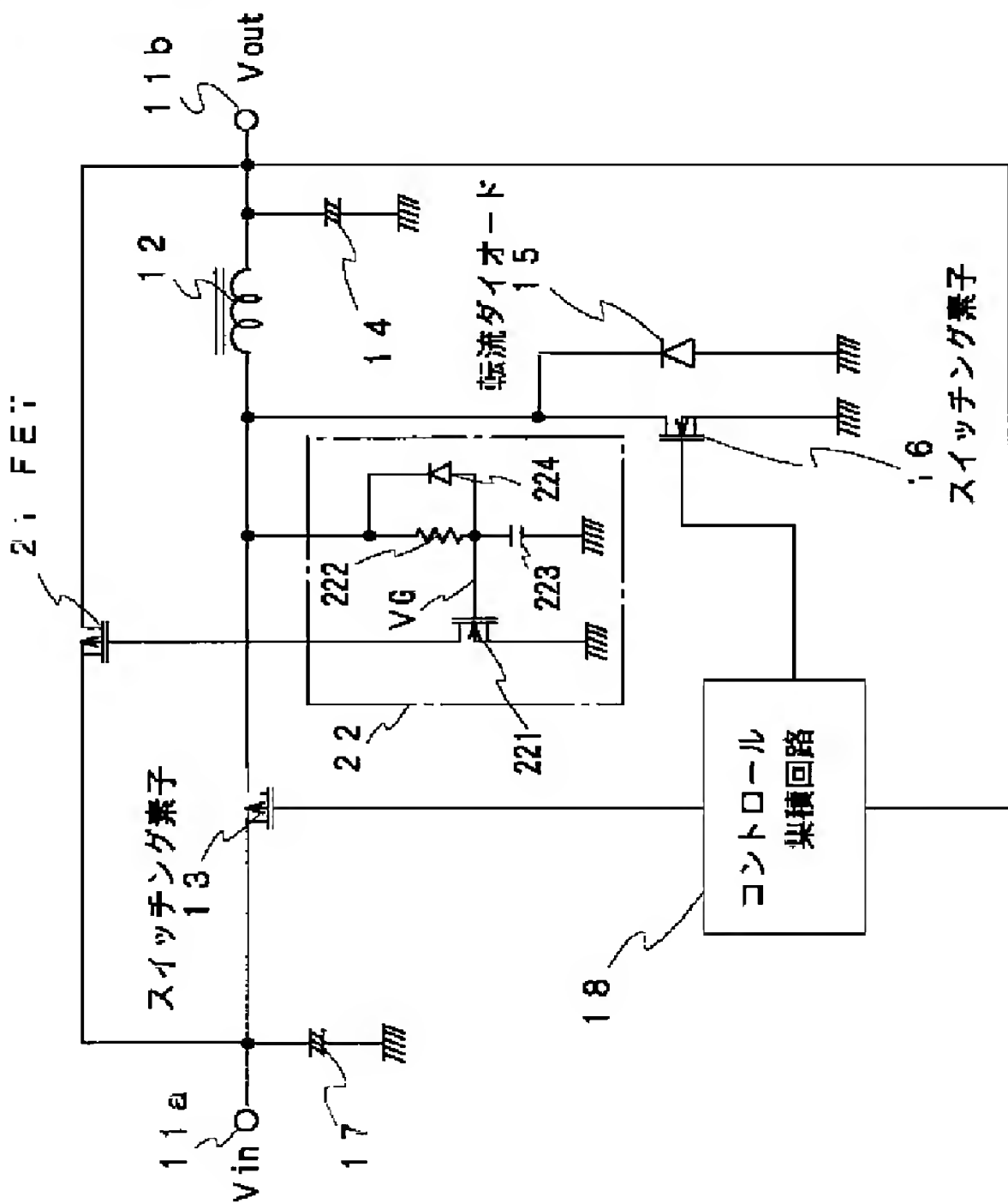
(21) 出願番号	特願2000-115045 ( P2000-115045 )	(71) 出願人	000204284 太陽誘電株式会社 東京都台東区上野 6 丁目16番20号
(22) 出願日	平成12年 4 月17日 (2000. 4. 17)	(72) 発明者	大谷 充昭 東京都台東区上野 6 丁目16番20号 太陽誘電株式会社内
		(74) 代理人	100069981 弁理士 吉田 精孝 ( 外 1 名 )
		Fターム ( 参考 )	5H730 AA14 BB13 BB57 DD04 EE08 EE10 EE14 FD01 FC05 ZZ01 ZZ05

(54) 【発明の名称】 電源回路の駆動方法並びに電源回路及び電源用電子部品

(57) 【要約】

【課題】 バッテリーによる電子回路の駆動時間増大を図れる動作条件の広い電源回路の駆動方法並びに電源回路及び電源用電子部品を提供する。

【解決手段】 スイッチング素子13と平滑リアクトル12に対して並列に、入力端子11aと出力端子11bとを直結するFET21を設け、スイッチング素子13のみの駆動により出力電圧Voutが低下し、スイッチング素子13が100%オン状態を維持するようになったら駆動回路22によってFET21をオン状態にすることによりスイッチング素子13のオン抵抗と平滑リアクトル12の抵抗成分の直列抵抗とFET21のオン抵抗とを並列接続した状態となして供給電流の増大を図り、出力端子11bへの出力電圧値を設定値に維持できる時間を延長する。



【特許請求の範囲】

【請求項1】 入力端子と出力端子との間に直列接続されたスイッチング素子とインダクタとを備え、前記スイッチング素子をスイッチング動作させて前記入力端子に印加された電圧を所定値の電圧に降圧変換して前記出力端子に出力し、該出力電圧値を監視して該出力電圧値をほぼ一定値に維持する電源回路の駆動方法であって、前記スイッチング素子とインダクタに対して並列に前記入力端子と出力端子との間に接続され、制御信号に基づいて前記入力端子から出力端子への通電電流量を変化させる電流制御素子を設け、前記出力電圧値を前記一定値に維持するように前記電流制御素子を動作させることを特徴とする電源回路の駆動方法。

【請求項2】 前記スイッチング素子のスイッチング動作を制御するパルスのデューティ比を100%にしたとき以降に前記電流制御素子を動作させて通電することを特徴とする請求項1に記載の電源回路の駆動方法。

【請求項3】 前記スイッチング素子のスイッチング動作に並行して前記電流制御素子を動作させることを特徴とする請求項1に記載の電源回路の駆動方法。

【請求項4】 前記スイッチング素子から出力される信号に基づいて前記スイッチング動作を制御するパルスのデューティ比が100%になったことを判断することを特徴とする請求項2に記載の電源回路の駆動方法。

【請求項5】 前記スイッチング素子へ入力される制御信号に基づいて前記デューティ比が100%になったことを判断することを特徴とする請求項2に記載の電源回路の駆動方法。

【請求項6】 入力端子と出力端子との間に直列接続されたスイッチング素子とインダクタとを備え、前記スイッチング素子をスイッチング動作させて前記入力端子に印加された電圧を所定値の電圧に降圧変換して前記出力端子に出力し、該出力電圧値を監視して該出力電圧値をほぼ一定値に維持する電源回路において、前記スイッチング素子とインダクタに対して並列に前記入力端子と出力端子との間に接続され、制御信号に基づいて前記入力端子から出力端子への通電電流量を変化させる電流制御素子と、前記出力電圧値を前記一定値に維持するように前記電流制御素子を動作させる駆動手段とを設けたことを特徴とする電源回路。

【請求項7】 前記駆動手段は、前記スイッチング素子のスイッチング動作を制御するパルスのデューティ比が100%になってから前記電流制御素子を動作させて通電することを特徴とする請求項6に記載の電源回路。

【請求項8】 前記駆動手段は、前記スイッチング素子から出力される信号に基づいて前記スイッチング動作を制御するパルスのデューティ比が100%になったことを判断することを特徴とする請求項7に記載の電源回

路。

【請求項9】 前記駆動手段は、前記スイッチング素子へ入力される制御信号に基づいて前記デューティ比が100%になったことを判断することを特徴とする請求項7に記載の電源回路。

【請求項10】 前記電流制御素子としてトランジスタを備え、前記駆動手段は、前記トランジスタのベース電流を制御して前記トランジスタの飽和電流を変化させることを特徴とする請求項6乃至請求項9の何れかに記載の電源回路。

【請求項11】 前記電流制御素子として電界効果トランジスタを備え、前記駆動手段は、前記電界効果トランジスタのゲート電圧を制御して前記電界効果トランジスタのオン抵抗を変化させることを特徴とする請求項6乃至請求項9の何れかに記載の電源回路。

【請求項12】 パッケージと、前記パッケージから露出して設けられた入力用外部端子と、前記パッケージから露出して設けられた第1出力用外部端子と、前記パッケージから露出して設けられた第2出力用外部端子と、前記パッケージ内部に設けられ且つ前記入力用外部端子と第1出力用外部端子との間に接続されたスイッチング半導体素子と、前記パッケージ内部に設けられ且つ前記入力用外部端子と第2出力用外部端子との間に接続され、制御信号に基づいて前記入力用外部端子から第2出力用外部端子への通電電流量を変化させる電流制御素子と、前記スイッチング半導体素子の制御端子に接続され且つ前記パッケージから露出して設けられた第1制御用外部端子と、前記パッケージ内部に設けられると共に前記電流制御素子の制御端子に接続され前記スイッチング素子がオンデューティ100%を維持するようになってから前記電流制御素子を動作させる駆動回路とを備えたことを特徴とする電源用電子部品。

【請求項13】 前記駆動回路は前記第1出力用外部端子から出力される信号に基づいて前記電流制御素子を駆動することを特徴とする請求項12に記載の電源用電子部品。

【請求項14】 前記駆動回路は前記第1制御用外部端子から入力される信号に基づいて前記電流制御素子を駆動することを特徴とする請求項12に記載の電源用電子部品。

【請求項15】 前記パッケージ内部に前記スイッチング半導体素子の制御端子と前記第1制御用外部端子との間に介在して設けられ且つ前記第1制御用外部端子が

ら入力された制御信号に基づいて前記スイッチング半導体素子のオン・オフ状態を切り替え制御する制御回路を備えたことを特徴とする請求項12乃至請求項14の何れかに記載の電源用電子部品。

【請求項16】 前記電流制御素子としてトランジスタを備え、

前記駆動回路は、前記トランジスタのベース電流を制御して前記トランジスタの飽和電流を変化させることを特徴とする請求項12乃至請求項15の何れかに記載の電源用電子部品。

【請求項17】 前記電流制御素子として電界効果トランジスタを備え、

前記駆動回路は、前記電界効果トランジスタのゲート電圧を制御して前記電界効果トランジスタのオン抵抗を変化させることを特徴とする請求項12乃至請求項15の何れかに記載の電源用電子部品。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、降圧型の電源回路に関し、特に電源装置の動作時間の延長を図れる電源回路の駆動方法及びこれを用いた電源回路及びその電源用電子部品に関するものである。

【0002】

【従来の技術】従来、ノート型のパーソナルコンピュータや携帯用電子機器等では、バッテリーの電圧を降圧型スイッチング電源回路によって規定電圧に降圧して電子回路に供給して駆動している。

【0003】この種の降圧型スイッチング電源回路は、例えば図2に示すように、入力端子11aから入力されたバッテリーからの入力電圧 $V_{in}$ を平滑リアクトル12を介して出力端子11bに出力する電界効果トランジスタ(FET)からなる第1のスイッチング素子13と、出力端子11bと接地間に接続された平滑コンデンサ14と、平滑リアクトル12と平滑コンデンサ14の直列回路に対して並列に且つ平滑リアクトル12の電流を維持する極性に接続された転流ダイオード15と、転流ダイオード15と並列に且つ転流ダイオード15と同じ通電極性に接続されたFETからなる第2のスイッチング素子16と、入力端子11aと接地間に接続された平滑コンデンサ17と、コントロール集積回路18とから構成される。

【0004】また、コントロール集積回路18は、出力端子11bからの出力電圧 $V_{out}$ を監視し、この出力電圧 $V_{out}$ が一定値となるように、第1及び第2のスイッチング素子13、16をオン・オフする。このとき、第1のスイッチング素子13がオンのとき第2のスイッチング素子16がオフとなるように制御する。

【0005】前述の構成よりなる同期整流回路によれば、第1のスイッチング素子13がオンのときは、入力端子11aに入力された電圧 $V_{in}$ が平滑リアクトル12

及び平滑コンデンサ14によって平滑され出力端子11bに出力される。また、第1のスイッチング素子13がオフのときは第2のスイッチング素子16がオンとされ、平滑リアクトル12の電流は転流ダイオード15及び第2のスイッチング素子16によって維持され、一定の電圧が出力端子11bに出力される。

【0006】このとき、コントロール集積回路18では、出力端子電圧 $V_{out}$ の変化に応じて第1及び第2のスイッチング素子13、16のオン・オフを制御するパルス信号のパルス幅を変化させ、出力端子電圧 $V_{out}$ が一定となるように帰還制御を行う。

【0007】さらに、コントロール集積回路18は、第1及び第2のスイッチング素子13、16が同時にオンするクロスカレントを防止するため、図3に示すように、第1或いは第2のスイッチング13、16がオンからオフ状態に移行した後、所定のデッドタイム $t_{DET}$ を設定し、このデッドタイム $t_{DET}$ 経過後に、第2或いは第1のスイッチング素子16、13をオン状態としている。

【0008】これにより、出力端子11bに接続された負荷(図示せず)への供給電流が大きい重負荷のときにも、第1のスイッチング素子13がオフのとき、平滑リアクトル12に蓄えられたエネルギーは、第2のスイッチング素子16を介して放出されるので、転流ダイオード15による順方向電圧損失を生ずることが無く、効率の良い同期整流を行うことができる。

【0009】さらに、上記の降圧型スイッチング電源装置では、出力電圧付近までバッテリーからの入力電圧が低下した際に、スイッチング素子13をオン状態にすると共にスイッチング素子16をオフ状態に設定し、スイッチング動作を停止した導通状態を維持することにより出力電圧を規定の電圧に維持して、バッテリーによる動作時間の拡大を図っている。

【0010】

【発明が解決しようとする課題】しかしながら、スイッチング素子13を導通状態に維持しても、入力端子11aと出力端子11bとの間にはスイッチング素子13と平滑リアクトル12が直列接続されているので、これらの電気抵抗によって電圧降下が生じ、出力電圧 $V_{out}$ を規定値に維持できなかった。

【0011】即ち、図4に示すようにバッテリーからの入力電圧 $V_{in}$ が電子機器の駆動時間経過と共に徐々に低下し、入力電圧 $V_{in}$ が電圧 $V_1$ に達した後は出力電圧 $V_{out}$ も徐々に低下する。ここで、 $V_1 = V_{set} + V_{drp}$ であり、 $V_{set}$ は設定出力電圧、 $V_{drp}$ はスイッチング素子13と平滑リアクトル12の直列抵抗による電圧降下である。

【0012】このため、入力電圧 $V_{in}$ が電圧 $V_1$ に達した後に電子回路の駆動電圧許容範囲の下限値 $V_{min}$ に達したときに電子回路の駆動が停止する。従って、バッテ



リーによる電子回路の駆動時間増大はこれが限界であった。

【0013】本発明の目的は上記の問題点に鑑み、バッテリーによる電子回路の駆動時間増大を図れ、または、動作条件の広い電源回路の駆動方法並びに電源回路及び電源用電子部品を提供することである。

【0014】

【課題を解決するための手段】本発明は上記の目的を達成するために請求項1では、入力端子と出力端子との間に直列接続されたスイッチング素子とインダクタとを備え、前記スイッチング素子をスイッチング動作させて前記入力端子に印加された電圧を所定値の電圧に降圧変換して前記出力端子に出力し、該出力電圧値を監視して該出力電圧値をほぼ一定値に維持する電源回路の駆動方法であって、前記スイッチング素子とインダクタに対して並列に前記入力端子と出力端子との間に接続され、制御信号に基づいて前記入力端子から出力端子への通電電流量を変化させる電流制御素子を設け、前記出力電圧値を前記一定値に維持するように前記電流制御素子を動作させる電源回路の駆動方法を提案する。

【0015】該電源回路の駆動方法によれば、前記スイッチング素子だけがオンオフ状態を交互に繰り返すスイッチング動作されるときは、前記スイッチング素子のスイッチング動作によって前記入力端子から前記スイッチング素子及びインダクタを介して出力端子に電流が供給され前記出力端子に前記一定値の出力電圧が得られる。また、前記スイッチング素子の駆動に並行して前記電流制御素子が駆動されるときは、前記電流制御素子を介して前記制御信号に基づく量の電流が前記入力端子から出力端子に供給される。このとき、前記スイッチング素子の等価抵抗とインダクタの抵抗成分の直列抵抗と前記電流制御素子の抵抗成分が並列接続された状態になるので、出力端子への供給電流は前記電流制御素子を動作させないときに比べて増加させることができる。また、前記入力端子へバッテリーを接続している場合、前記スイッチング素子のみの駆動を行って出力電圧が低下した場合、前記電流制御素子を動作させて該電流制御素子を介して電流を流すことにより、前記スイッチング素子の等価抵抗とインダクタの抵抗成分の直列抵抗と前記電流制御素子の抵抗成分が並列接続された状態になるので、前記出力端子への出力電圧値を前記一定に維持できる時間が延長される。

【0016】また、請求項2では、請求項1に記載の電源回路の駆動方法において、前記スイッチング素子のスイッチング動作を制御するパルスのデューティ比を100%にしたとき以降に前記電流制御素子を動作させて通電する電源回路の駆動方法を提案する。

【0017】該電源回路の駆動方法によれば、前記入力端子へバッテリーを接続することにより前記出力端子に接続された電子回路に所定電圧値の電源を供給している

場合、前記スイッチング素子のみの駆動を行って出力電圧値が低下し、前記スイッチング素子がオンデューティ100%を維持するようになったら、即ち前記スイッチング素子を制御するパルスのデューティ比が100%になったら前記電流制御素子を動作させて該電流制御素子を介して電流を流すことにより、前記スイッチング素子のオン抵抗とインダクタの抵抗成分の直列抵抗と前記電流制御素子の抵抗成分が並列接続された状態にすることが効率向上の点から好ましい。また、前記出力端子への出力電圧値を前記一定に維持できる時間が延長され前記電子回路の駆動時間が増大する。すなわち、負荷となる電子装置の使用可能時間を長くすることが可能となる。

【0018】また、請求項3では、請求項1に記載の電源回路の駆動方法において、前記スイッチング素子のスイッチング動作に並行して前記電流制御素子を動作させる電源回路の駆動方法を提案する。

【0019】該電源回路の駆動方法によれば、前記電流制御素子を動作させることにより前記スイッチング素子のオン抵抗とインダクタの抵抗成分の直列抵抗と前記電流制御素子の抵抗成分が並列接続された状態になるので前記出力端子への電流供給量を増やすことができると共に前記電流制御素子を3端子レギュレータのようにシリーズ動作させることによって前記スイッチング素子のみを動作させるときに比べて出力電圧の最大値を高めることができる。

【0020】また、請求項4では、請求項2に記載の電源回路の駆動方法において、前記スイッチング素子から出力される信号に基づいて前記スイッチング動作を制御するパルスのデューティ比が100%になったことを判断する電源回路の駆動方法を提案する。

【0021】該電源回路の駆動方法によれば、前記スイッチング素子のスイッチング動作を制御するパルスのデューティ比が100%になったことが前記スイッチング素子から出力される信号に基づいて判断される。

【0022】また、請求項5では、請求項2に記載の電源回路の駆動方法において、前記スイッチング素子へ入力される制御信号に基づいて前記デューティ比が100%になったことを判断する電源回路の駆動方法を提案する。

【0023】該電源回路の駆動方法によれば、前記デューティ比が100%になったことが前記スイッチング素子へ入力される制御信号に基づいて判断される。

【0024】また、請求項6では、入力端子と出力端子との間に直列接続されたスイッチング素子とインダクタとを備え、前記スイッチング素子をスイッチング動作させて前記入力端子に印加された電圧を所定値の電圧に降圧変換して前記出力端子に出力し、該出力電圧値を監視して該出力電圧値をほぼ一定値に維持する電源回路において、前記スイッチング素子とインダクタに対して並列

に前記入力端子と出力端子との間に接続され、制御信号に基づいて前記入力端子から出力端子への通電電流量を変化させる電流制御素子と、前記出力電圧値を前記一定値に維持するように前記電流制御素子を動作させる駆動手段とを設けた電源回路を提案する。

【0025】該電源回路によれば、前記スイッチング素子だけがオンオフ状態を交互に繰り返すスイッチング動作されるときは、前記スイッチング素子のスイッチング動作によって前記入力端子から前記スイッチング素子及びインダクタを介して出力端子に電流が供給され前記出力端子に前記一定値の出力電圧が得られる。また、前記スイッチング素子の駆動に並行して前記駆動手段によって前記電流制御素子が駆動されるときは、前記電流制御素子を介して前記制御信号に基づく量の電流が前記入力端子から出力端子に供給される。このとき、前記スイッチング素子のオン抵抗とインダクタの抵抗成分の直列抵抗と前記電流制御素子の抵抗成分が並列接続された状態になるので、出力端子への供給電流は前記電流制御素子を動作させないときに比べて増加させることができる。これにより、前記電流制御素子を3端子レギュレータのようにシリーズ動作させることによって前記スイッチング素子のみを動作させるときに比べて出力電圧の最大値を高めることができる。また、前記入力端子へバッテリーを接続している場合、前記スイッチング素子のみの駆動を行っていて出力電圧が低下した場合、前記電流制御素子を動作させて該電流制御素子を介して電流を流すことにより、前記スイッチング素子の等価抵抗とインダクタの抵抗成分の直列抵抗と前記電流制御素子の抵抗成分が並列接続された状態になるので、前記出力端子への出力電圧値を前記一定に維持できる時間が延長される。

【0026】また、請求項7では、請求項6に記載の電源回路において、前記駆動手段は、前記スイッチング素子のスイッチング動作を制御するパルスのデューティ比が100%になってから前記電流制御素子を動作させて通電する電源回路を提案する。

【0027】該電源回路によれば、前記入力端子へバッテリーを接続することにより前記出力端子に接続された電子回路に所定電圧値の電源を供給している場合、前記スイッチング素子のみの駆動を行っていて出力電圧値が低下し、前記スイッチング素子が100%オン状態を維持するようになったら、前記駆動手段によって前記電流制御素子が駆動される。これにより効率が向上するのでより好ましい状態で駆動することができる。また、前記電流制御素子を介して出力端子に電流を流すことにより、前記スイッチング素子のオン抵抗等の等価抵抗とインダクタの抵抗成分の直列抵抗と前記電流制御素子の抵抗成分が並列接続された状態になるので、前記出力端子への出力電圧値を前記一定に維持できる時間が延長され前記電子回路の駆動時間が増大する。すなわち、負荷となる電子装置の使用可能時間を長くすることが可能とな

る。

【0028】また、請求項8では、請求項7に記載の電源回路において、前記駆動手段は、前記スイッチング素子から出力される信号に基づいて前記スイッチング動作を制御するパルスのデューティ比が100%になったことを判断する電源回路を提案する。

【0029】該電源回路によれば、前記スイッチング動作を制御するパルスのデューティ比が100%になったことが前記スイッチング素子から出力される信号に基づいて前記駆動手段によって判断される。

【0030】また、請求項9では、請求項7に記載の電源回路において、前記駆動手段は、前記スイッチング素子へ入力される制御信号に基づいて前記デューティ比が100%になったことを判断する電源回路を提案する。

【0031】該電源回路によれば、前記デューティ比が100%になったことが前記スイッチング素子へ入力される制御信号に基づいて前記駆動手段によって判断される。

【0032】また、請求項10では、請求項6乃至請求項9の何れかに記載の電源回路において、前記電流制御素子としてトランジスタを備え、前記駆動手段は、前記トランジスタのベース電流を制御して前記トランジスタの飽和電流を変化させる電源回路を提案する。

【0033】該電源回路によれば、前記トランジスタのベース電流が駆動手段によって制御されて、前記トランジスタの飽和電流が変化される。

【0034】また、請求項11では、請求項6乃至請求項9の何れかに記載の電源回路において、前記電流制御素子として電界効果トランジスタを備え、前記駆動手段は、前記電界効果トランジスタのゲート電圧を制御して前記電界効果トランジスタのオン抵抗を変化させる電源回路を提案する。

【0035】該電源回路によれば、前記電界効果トランジスタのゲート電圧が駆動手段によって制御されて、前記電界効果トランジスタのオン抵抗が変化される。

【0036】また、請求項12では、パッケージと、前記パッケージから露出して設けられた入力用外部端子と、前記パッケージから露出して設けられた第1出力用外部端子と、前記パッケージから露出して設けられた第2出力用外部端子と、前記パッケージ内部に設けられ且つ前記入力用外部端子と第1出力用外部端子との間に接続されたスイッチング半導体素子と、前記パッケージ内部に設けられ且つ前記入力用外部端子と第2出力用外部端子との間に接続され、制御信号に基づいて前記入力用外部端子から第2出力用外部端子への通電電流量を変化させる電流制御素子と、前記スイッチング半導体素子の制御端子に接続され且つ前記パッケージから露出して設けられた第1制御用外部端子と、前記パッケージ内部に設けられると共に前記電流制御素子の制御端子に接続さ



れ且つ前記スイッチング素子がオンデューティー100%を維持するようになってから前記電流制御素子を動作させる駆動回路とを備えた電源用電子部品を提案する。

【0037】該電源用電子部品を用いることにより、入力端子と出力端子との間に直列接続されたスイッチング素子とインダクタと、前記スイッチング素子とインダクタに対して並列に前記入力端子と出力端子との間に接続された電流制御素子とを備えた電源回路を容易に作製することができる。

【0038】また、請求項13では、請求項12に記載の電源用電子部品において、前記駆動回路は前記第1出力用外部端子から出力される信号に基づいて前記電流制御素子を駆動する電源用電子部品を提案する。

【0039】該電源用電子部品によれば、前記駆動回路は前記第1出力用外部端子から出力される信号に基づいて前記オンデューティーが100%を維持するようになったことを判断して前記電流制御素子を駆動する。

【0040】また、請求項14では、請求項12に記載の電源用電子部品において、前記駆動回路は前記第1制御用外部端子から入力される信号に基づいて前記電流制御素子を駆動する電源用電子部品を提案する。

【0041】該電源用電子部品によれば、前記駆動回路は前記第1制御用外部端子から入力される制御信号に基づいて前記オンデューティーが100%を維持するようになったことを判断して前記電流制御素子を駆動する。

【0042】また、請求項15では、請求項12乃至請求項14の何れかに記載の電源用電子部品において、前記パッケージ内部に前記スイッチング半導体素子の制御端子と前記第1制御用外部端子との間に介在して設けられ且つ前記第1制御用外部端子から入力された制御信号に基づいて前記スイッチング半導体素子のオン・オフ状態を切り替え制御する制御回路を備えた電源用電子部品を提案する。

【0043】該電源用電子部品を用いることにより、入力端子と出力端子との間に直列接続されたスイッチング素子とインダクタと、前記スイッチング素子とインダクタに対して並列に前記入力端子と出力端子との間に接続された電流制御素子とを備え、前記スイッチング素子をスイッチング動作させると共に前記電流制御素子を動作させて、前記入力端子に印加された電圧を所定値の電圧に降圧変換して前記出力端子に出力し、該出力電圧値を監視して該出力電圧値をほぼ一定値に維持する電源回路を容易に作製することができる。

【0044】また、請求項16では、請求項12乃至請求項15の何れかに記載の電源用電子部品において、前記電流制御素子としてトランジスタを備え、前記駆動回路は、前記トランジスタのベース電流を制御して前記トランジスタの飽和電流を変化させる電源用電子部品を提案する。

【0045】該電源用電子部品によれば、前記トランジ

スタのベース電流が前記駆動回路によって制御されて、前記トランジスタの飽和電流が変化される。

【0046】また、請求項17では、請求項12乃至請求項15の何れかに記載の電源用電子部品において、前記電流制御素子として電界効果トランジスタを備え、前記駆動回路は、前記電界効果トランジスタのゲート電圧を制御して前記電界効果トランジスタのオン抵抗を変化させる電源用電子部品を提案する。

【0047】該電源用電子部品によれば、前記電界効果トランジスタのゲート電圧が前記駆動回路によって制御されて、前記電界効果トランジスタのオン抵抗が変化される。

【0048】

【発明の実施の形態】以下、図面に基づいて本発明の一実施形態を説明する。

【0049】図1は本発明の第1の実施形態における電源回路を示す構成図である。図において、前述した従来例と同一構成部分は同一符号をもって表しその説明を省略する。また、従来例と第1の実施形態との相違点は、Pチャネル型の電界効果トランジスタ（以下、FETと称する）21とその駆動回路22を設けたことである。

【0050】FET21のソースは入力端子11aに接続されドレインは出力端子11bに接続されている。また、FET21のゲートは駆動回路22に接続されている。

【0051】駆動回路22は、Nチャネル型のFET221と、抵抗器222、コンデンサ223、ダイオード224から構成されている。FET221のソースは接地され、ドレインはFET21のゲートに接続されている。また、FET221のゲートは抵抗器222の一端とダイオード224のアノードに接続されると共にコンデンサ223を介して接地されている。抵抗器222の他端とダイオード224のカソードはスイッチング素子13のドレインに接続されている。

【0052】前述の構成よりなる電源回路によれば、図5に示すように、入力電圧 $V_{in}$ が電圧値 $V1$ に至るまでスイッチング素子13はコントロール集積回路18によりスイッチング動作されて出力電圧 $V_{out}$ は設定電圧値 $V_{set}$ に維持される。また、入力電圧 $V_{in}$ が電圧値 $V1$ に至るまではFET21はオフ状態を維持し、入力電圧 $V_{in}$ が電圧値 $V1$ に至るとFET21はそのオン抵抗が最小になる完全なオン状態に設定される。

【0053】即ち、スイッチング素子13がスイッチング動作しているときは、スイッチング素子16がオフ状態の期間に抵抗器222を介してコンデンサ223に充電され、FET221のゲート電圧 $V_G$ が徐々に増加する。この後、スイッチング素子16がオフ状態からオン状態に移るとコンデンサ223に充電された電荷はダイオード224及びスイッチング素子16を介して放電され、FET221のゲート電圧 $V_G$ は0Vまで低下する。ここで、コンデ

ンサ223への充電の時定数は、スイッチング素子16がオフ状態の間にFET221のゲート電圧VGがFET221をオン状態にならないように設定されている。これにより、FET221はオフ状態を維持しているためFET21もオフ状態を維持する。

【0054】また、入力電圧Vinが電圧値V1に至りスイッチング素子13がオンデューティー100%（100%オン状態）になると、スイッチング素子16はオンデューティー0%（100%オフ状態）に設定される。このため、FET221のゲートは抵抗器222によってプルアップされた状態になりFET221はオン状態に設定される。これにより、FET21のゲートが接地されるのでFET21はオン状態に設定され出力電圧VoutはVin-Vdrp1になり電力供給時間と共に徐々に低下する。

$$R_{i1} = R_1 + R_L \quad \cdots (1)$$

$$R_{i2} = \{ (R_1 + R_L) \cdot R_2 \} / \{ R_1 + R_L + R_2 \} \quad \cdots (2)$$

従って、 $R_{i1} > R_{i2}$  となって電圧降下分Vdrp1は従来例の電圧降下分Vdrpよりも小さくなる。

【0057】このため、出力電圧Voutの電圧値が駆動対象となる電子回路の駆動電圧許容範囲の下限値Vminに達するまでの時間が(t2-t1)だけ延長され、電子回路の駆動可能時間を拡大することができる。ただし、FET21がオン状態になったときの出力電圧Vout(=Vin-Vdrp1)が駆動対象となる電子回路の駆動電圧許容範囲の上限値Vmax以下でなくてはならない。

【0058】次に、本発明の第2の実施形態を説明する。

【0059】図6は第2の実施形態における電源回路を示す構成図、図7はその動作を説明するタイミングチャートである。図において、前述した従来例と同一構成部分は同一符号をもって表しその説明を省略する。また、従来例と第2の実施形態との相違点は、Pチャネル型の電界効果トランジスタ(FET)21とこれを駆動するシリーズ駆動制御回路23を設けたことである。

【0060】FET21のソースは入力端子11aに接続されドレインは出力端子11bに接続されている。また、FET21のゲートはシリーズ駆動制御回路23に接続されている。

【0061】シリーズ駆動制御回路23は、出力電圧Voutとスイッチング素子13のゲート電圧を監視し、スイッチング素子13がオンデューティー100%（100%オン状態）に設定されてからFET21を動作させる。図8に示すようにシリーズ駆動制御回路23'の起動に図1に示した駆動回路22を用いても良い。この図8に示すシリーズ駆動制御回路23'は、図6のシリーズ駆動制御回路23と基本的に同じ動作であるが、コントロール集積回路18の出力信号の代わりに駆動回路22の出力信号に応じてFET21のオン状態とオフ状態とを切り換える。

【0062】図6の電源回路のシリーズ駆動制御回路2

ここで、電圧Vdrp1はスイッチング素子13とインダクタ12とFET21の合成抵抗による電圧降下分である。この電圧降下分Vdrp1は従来例の電圧降下分Vdrpよりも小さい。

【0055】即ち、スイッチング素子13のオン抵抗をR1、インダクタ12の抵抗RL、FET21のオン抵抗をR2とすると、従来例における電圧降下Vdrpはスイッチング素子13とインダクタ12の合成抵抗による電圧降下分であり、その合成抵抗Ri1は次の(1)式によって表され、本実施形態におけるはスイッチング素子13とインダクタ12とFET21の合成抵抗Ri2は次の(2)式によって表される。

【0056】

3は、3端子レギュレータで行われているような一般にシリーズ動作と称されている動作をFET21に行わせる。即ち、シリーズ駆動制御回路23は、出力電圧Voutを設定電圧値Vsetに維持するようにFET21のゲート電圧を変化させてFET21のオン抵抗（飽和電圧）を制御する。これにより、FET21を介して出力端子11bへ供給される電流量が制御され、出力電圧Voutは設定電圧値Vsetに維持される。

【0063】シリーズ駆動制御回路23によってFET21のオン抵抗が最下限値に設定されたとき（時間t3）にFET21は完全なオン状態となり、この後は第1の実施形態と同様に出力電圧VoutはVin-Vdrp1になり電力供給時間と共に徐々に低下して時間t4に駆動対象となる電子回路の駆動電圧許容範囲の下限値Vminに達する。

【0064】このため、出力電圧Voutの電圧値が駆動対象となる電子回路の駆動電圧許容範囲の下限値Vminに達するまでの時間が(t4-t1)だけ延長され、電子回路の駆動可能時間を拡大することができる。

【0065】第2の実施形態では、スイッチング素子13がオンデューティー100%（100%オン状態）になった後はFET21をシリーズ動作させることによって出力電圧Voutが設定電圧値Vsetに維持されるので、第1の実施形態のような制限はない。また、この方がオンデューティー100%になる前にFET21をシリーズ動作させるよりも効率が向上する点で好ましい。

【0066】尚、スイッチング素子13がスイッチング動作を行っているときにこれと並行してFET21をシリーズ動作させれば、出力電圧Voutの許容範囲すなわち最大出力電圧を高めることができる。即ち、図9に示すように、従来例では電圧降下分Vdrpを考慮したVin-Vdrpが出力電圧Voutの設定可能電圧の最大値であったが、本実施形態では電圧降下分Vdrp1を考慮したVin-Vdrp1が出力電圧Voutの設定可能電圧の最大値とな



る。また、出力電圧を一定とすれば、入力電圧について動作範囲が広がる。

【0067】上記実施形態は、同期整流タイプのスイッチング電源部を含む場合であったが、非同期整流タイプのスイッチング電源部を含む場合でも良い。即ち、図10に示すように、図1に示した回路においてスイッチング素子16を除去してなる非同期整流タイプであっても良い。

【0068】次に、本発明の第3の実施形態を説明する。

【0069】第3の実施形態は前述した電源回路を容易に形成できるようにするための電子部品を構成した。図11は第3の実施形態における電源用電子部品を示す外観図、図12はその電気系回路を示す構成図である。図11において、30は電源用電子部品で、パッケージ31、5つのリード端子32a~32e、及び放熱版33から構成される5端子のSIP(Single In-line Package)型の外形状をなしている。

【0070】また、パッケージ31内部には、図12に示すように2つのFET41、42及び駆動回路22が設けられている。これらのFET41、42は、第1の実施形態におけるスイッチング素子13とFET21に対応するものであり、駆動回路22は第1の実施例と同一構成である。

【0071】FET41、42のソースは端子32aに接続され、FET41のドレインは端子32bに接続され、FET42のドレインは端子32cに接続されている。また、FET41のゲートは端子32dに接続されている。FET42のゲートには駆動回路22から出力される制御信号が入力されている、すなわちFET42のゲートはFET221のドレインに接続されている。さらに、駆動回路22は端子32bに接続され、FET41の出力信号を入力できるようになっている。また、駆動回路22の接地端子が端子32eに接続されている。

【0072】上記構成よりなる電源用電子部品30を用いることにより、上記実施形態の電源回路を容易に形成することができる。

【0073】次に、本発明の第4の実施形態を説明する。

【0074】第4の実施形態においても前述した電源回路を容易に形成できるようにするための電子部品を構成した。図13は第4の実施形態における電源用電子部品を示す外観図、図14はその回路図である。図13において、50は電源用電子部品で、パッケージ51、6つのリード端子52a~52f、及び放熱版53から構成される6端子のSIP(Single In-line Package)型の外形状をなしている。

【0075】また、パッケージ51内部には、図14に示すように2つのFET41、42及び第1の実施形態において説明したコントロール集積回路18と集積化さ

れた駆動回路22が設けられている。これらのFET41、42も、前述したように第1の実施形態におけるスイッチング素子13とFET21に対応するものである。

【0076】FET41、42のソースは端子52aに接続され、FET41のドレインは端子52cに接続され、FET42のドレインは端子52bに接続されている。さらに、FET41のゲートはコントロール集積回路18に接続され、FET42のゲートは駆動回路22に接続されている。また、コントロール集積回路18への出力電圧Voutの帰還入力及び制御信号出力のための導電路が端子52d、52eに接続され、接地用端子52fが設けられている。

【0077】上記構成よりなる電源用電子部品50を用いることにより、上記実施形態の電源回路を容易に形成することができる。

【0078】尚、上記第4の実施形態の構成に加えて、図15に示すように第1の実施形態における第2のスイッチング素子16と転流ダイオード15をパッケージ内に備えた電子部品60を構成しても良いし、また図16に示すように駆動回路22に代えて第2の実施形態で述べたシリーズ駆動制御回路23を設けても良い。

【0079】また、上記各実施形態では電流制御素子として電界効果トランジスタ(FET)を用いたが、トランジスタを用いてそのベース電流を制御して飽和電圧または飽和電流を変化させるようにしても良い。

【0080】また、上記各実施形態は本願発明の一具体例を挙げたものであり本願発明がこれらの構成のみに限定されることはない。

【0081】

【発明の効果】以上説明したように本発明の請求項1乃至請求項5に記載の電源回路の駆動方法によれば、スイッチング素子の駆動に並行して電流制御素子を駆動することにより、前記スイッチング素子のオン抵抗とインダクタの抵抗成分の直列抵抗と前記電流制御素子の抵抗成分が並列接続された状態になるので、前記電流制御素子を動作させないときに比べて出力端子への供給電流を増加させることができ、出力電圧の最大値を高めることができる。また、入力端子へバッテリーを接続して用いる場合においては、スイッチング素子のみの駆動を行って出力電圧が低下してスイッチング素子がオンデューティ100%(100%オン状態)を維持するようになったら電流制御素子を動作させて該電流制御素子を介して電流を流すことにより、前記出力端子への出力電圧値を前記一定に維持できる時間を延ばすことができ駆動対象となる電子回路の動作時間を拡大することができる。

【0082】また、請求項6乃至請求項11に記載の電源回路によれば、スイッチング素子の駆動に並行して電流制御素子を駆動することにより、前記スイッチング素



子のオン抵抗とインダクタの抵抗成分の直列抵抗と前記電流制御素子の抵抗成分が並列接続された状態になるので、前記電流制御素子を動作させないときに比べて出力端子への供給電流を増加させることができ、出力電圧の最大値を高めることができる。また、入力端子へバッテリーを接続して用いる場合においては、前記スイッチング素子のみの駆動を行って出力電圧が低下し、前記スイッチング素子がオンデューティー100%（100%オン状態）を維持するようになったら前記電流制御素子を動作させて該電流制御素子を介して電流を流すことにより、前記出力端子への出力電圧値を前記一定に維持できる時間を延ばすことができ駆動対象となる電子回路の動作時間を拡大することができる。

【0083】また、請求項12乃至請求項17に記載の電源用電子部品によれば、上記請求項6乃至請求項11に記載の電源回路を容易に形成することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態における電源回路を示す構成図

【図2】従来例の降圧型スイッチング電源回路を示す構成図

【図3】従来例におけるスイッチング動作を説明するタイミングチャート

【図4】従来例におけるバッテリー動作による出力電圧の変移を説明する図

【図5】本発明の第1の実施形態における出力電圧とスイッチング動作の関係を説明するタイミングチャート

【図6】本発明の第2の実施形態における電源回路を示す構成図

【図7】本発明の第2の実施形態における出力電圧とスイッチング動作の関係を説明するタイミングチャート

【図8】本発明の第2の実施形態における電源回路に用いる駆動回路の一例を示す構成図

【図9】本発明の第2の実施形態に係る他の動作例を説明する図

【図10】本発明の第2の実施形態における他の電源回路を示す構成図

【図11】本発明の第3の実施形態における電源用電子部品を示す外観図

【図12】本発明の第3の実施形態における電源用電子部品の電気系回路を示す回路図

【図13】本発明の第4の実施形態における電源用電子部品を示す外観図

【図14】本発明の第4の実施形態における電源用電子部品の電気系回路を示す回路図

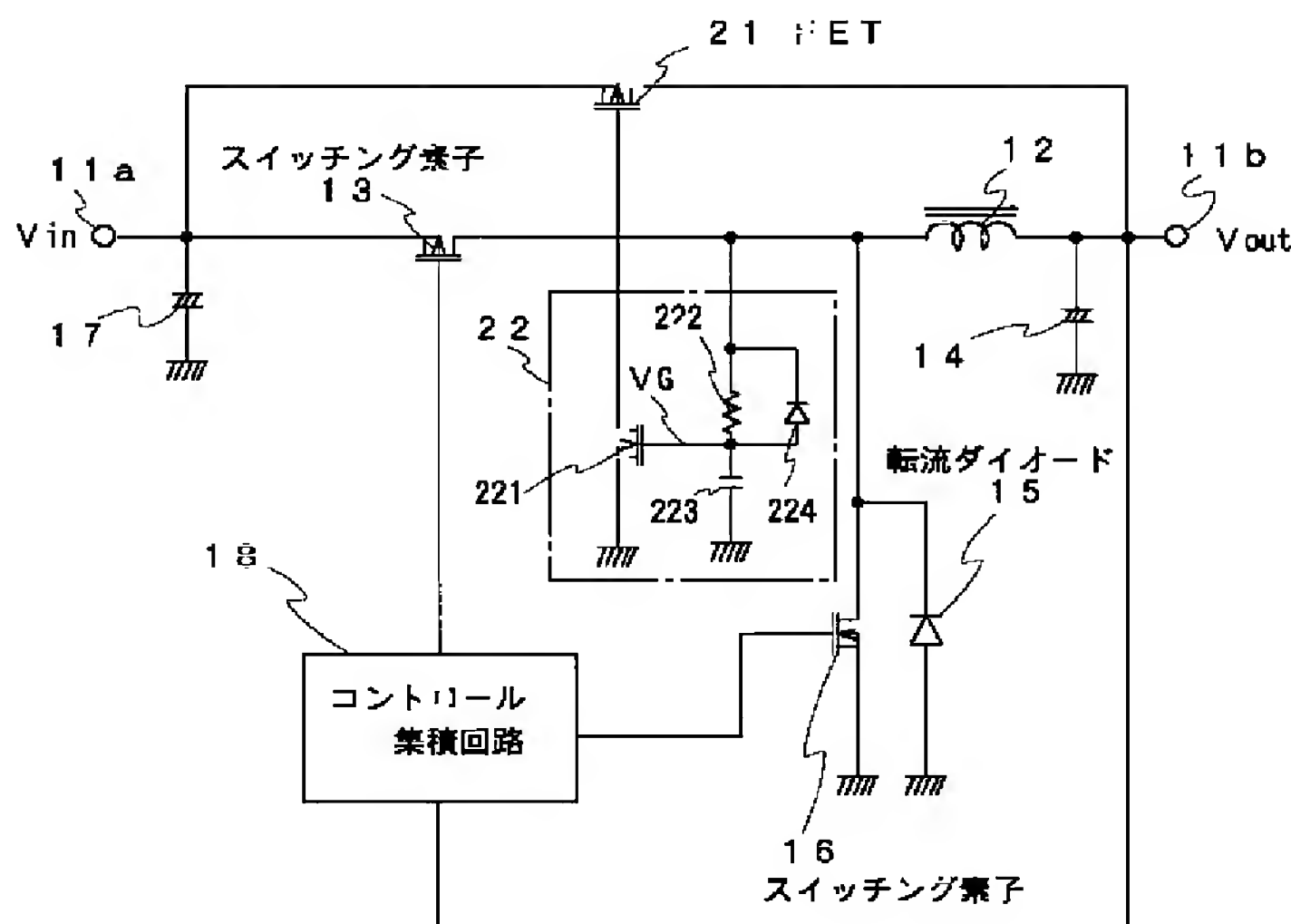
【図15】本発明の第4の実施形態に係る他の例の電源用電子部品の電気系回路を示す回路図

【図16】本発明の第4の実施形態に係る他の例の電源用電子部品の電気系回路を示す回路図

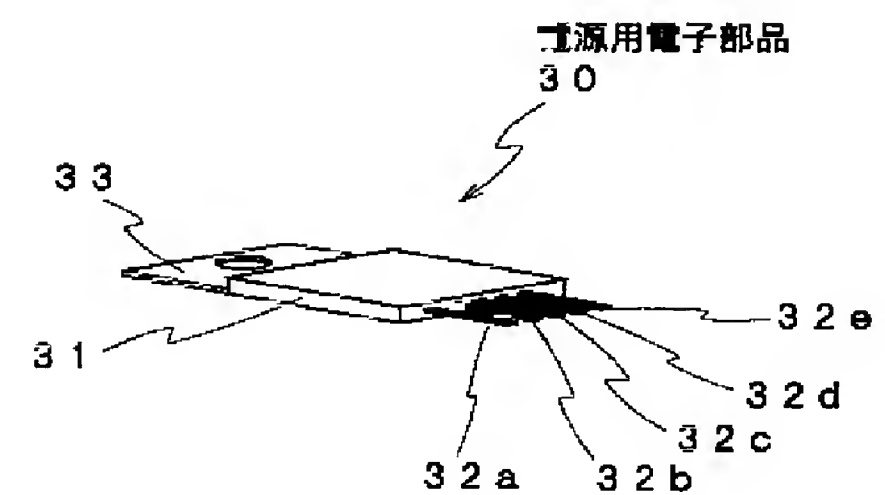
【符号の説明】

11a…入力端子、11b…出力端子、12…平滑リアクトル、13…第1のスイッチング素子、14…平滑コンデンサ、15…転流ダイオード、16…第2のスイッチング素子、17…平滑コンデンサ、18…コントロール集積回路、21…電界効果トランジスタ（FET）、22…駆動回路、221…電界効果トランジスタ（FET）、222…抵抗器、223…コンデンサ、224…ダイオード、23…シリーズ動作制御回路、30、50、60、70…電源用電子部品、31、51…パッケージ、32a～32e、52a～52f…リード端子、33、53…放熱板、41、42…電界効果トランジスタ（FET）。

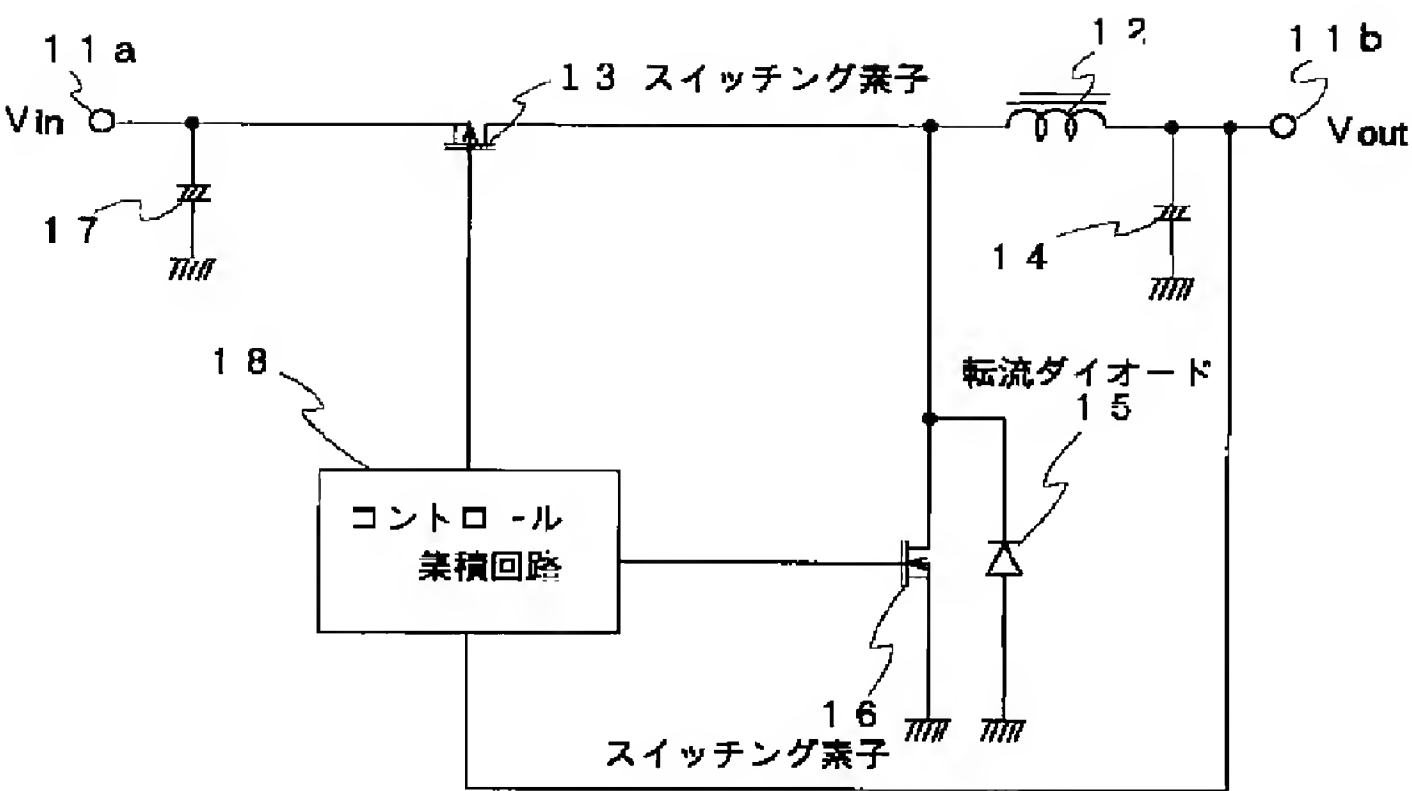
【図1】



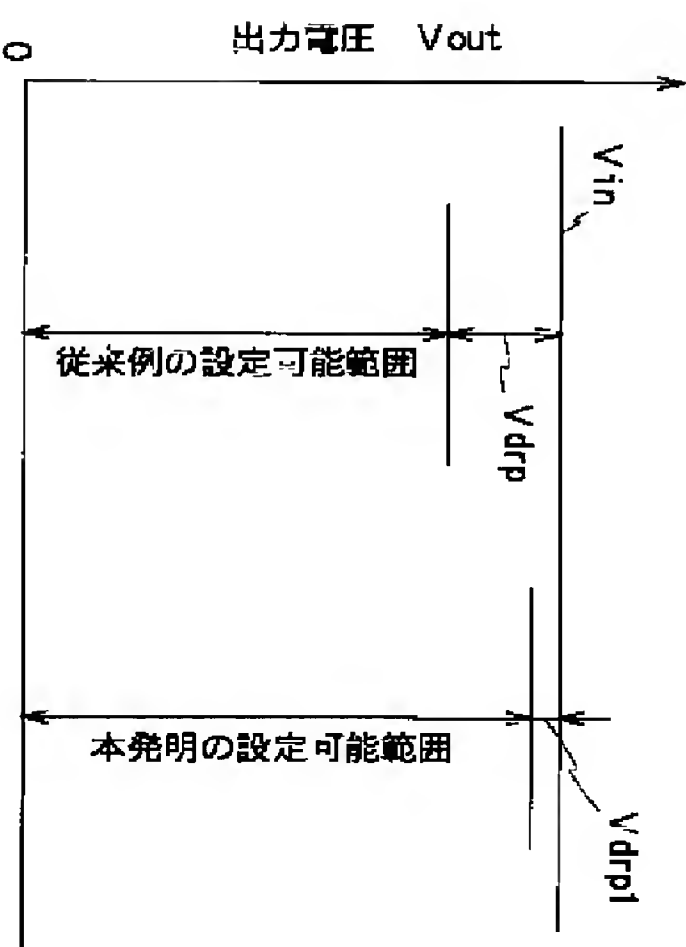
【図11】



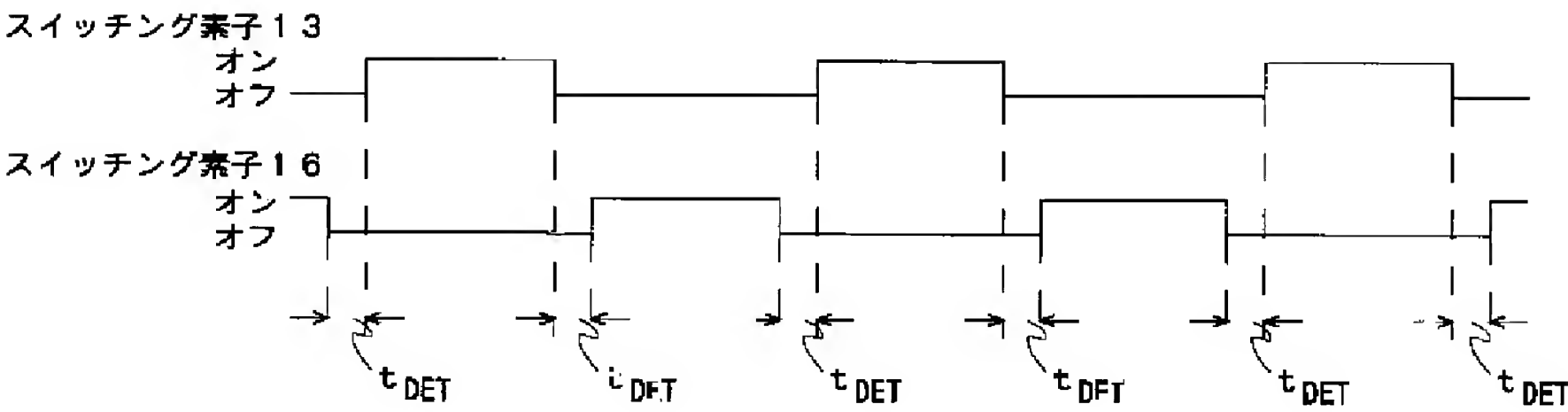
【図2】



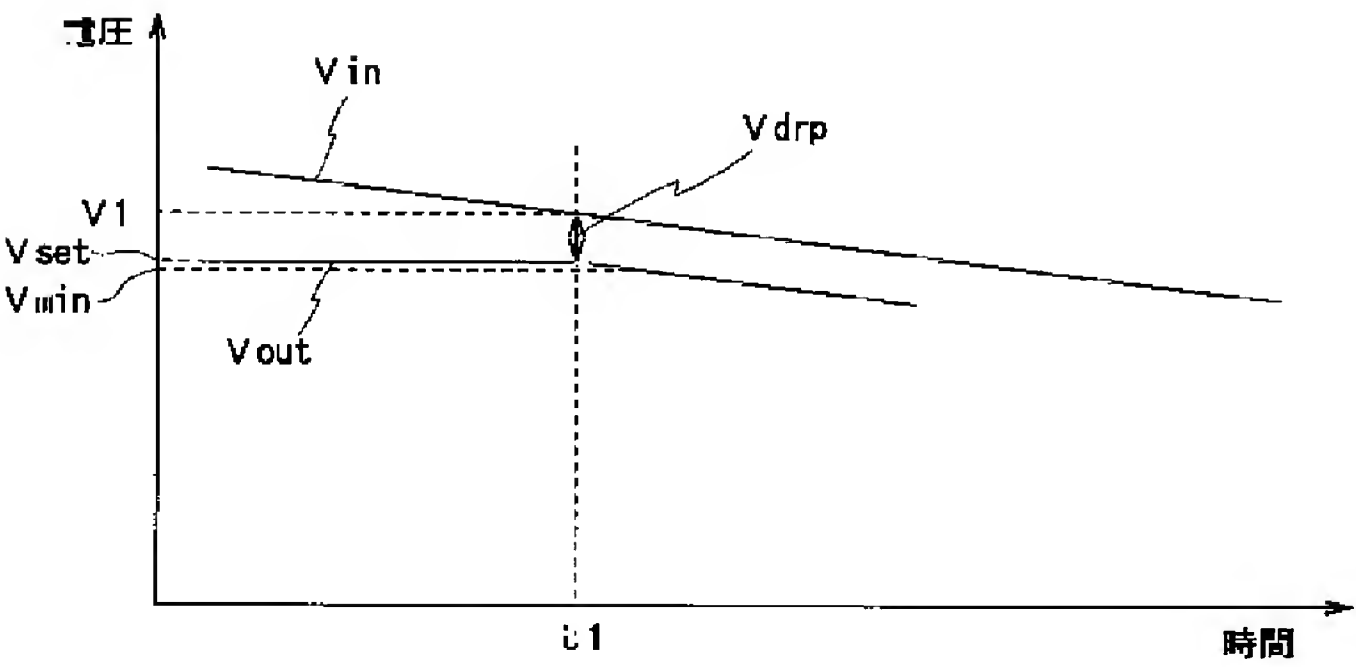
【図9】



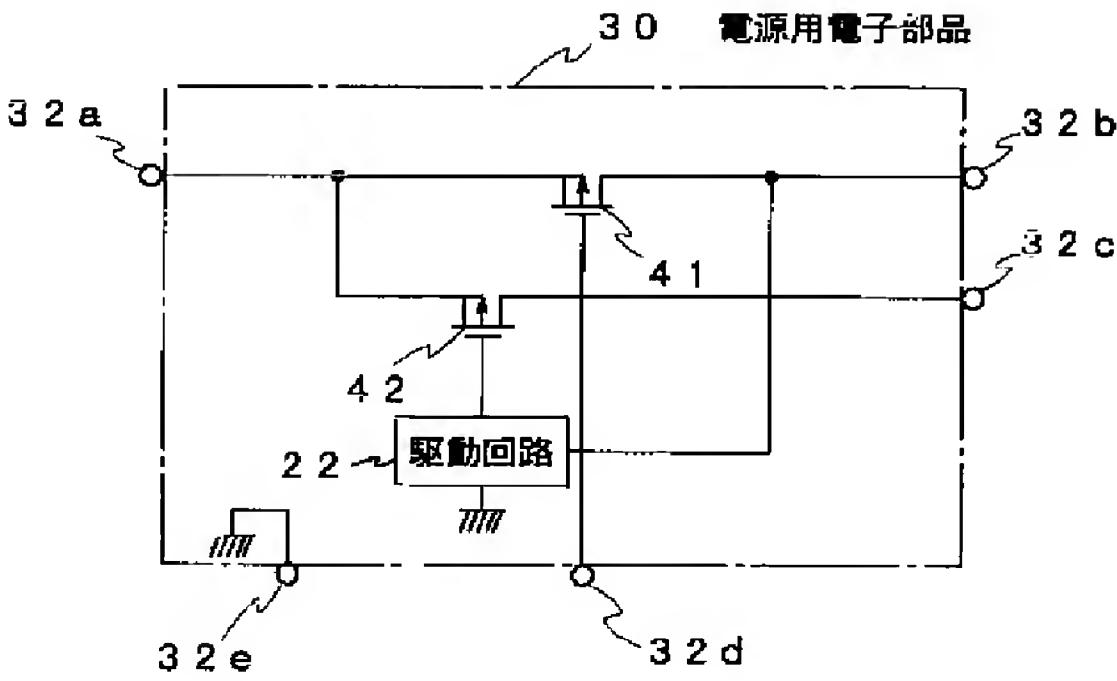
【図3】



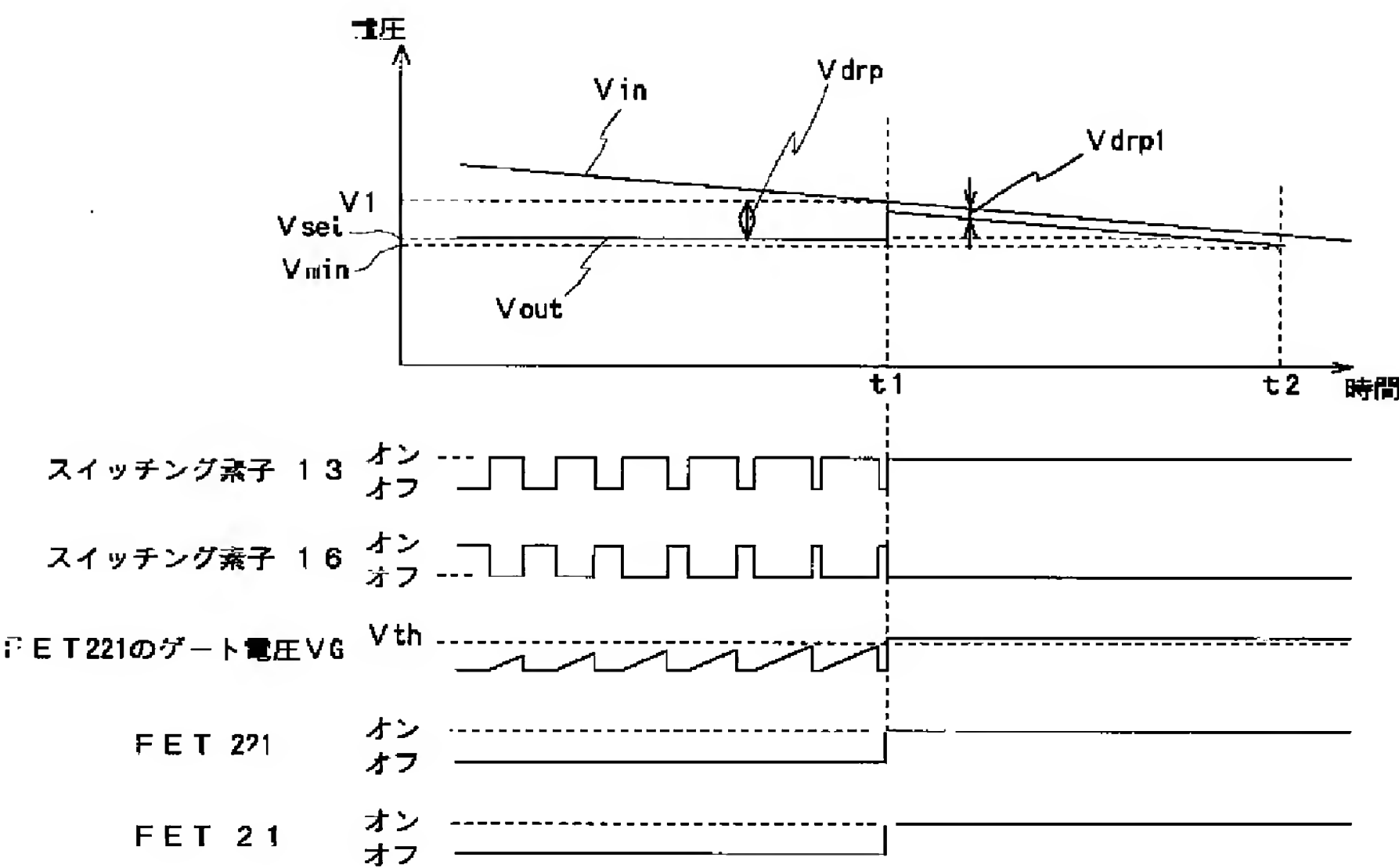
【図4】



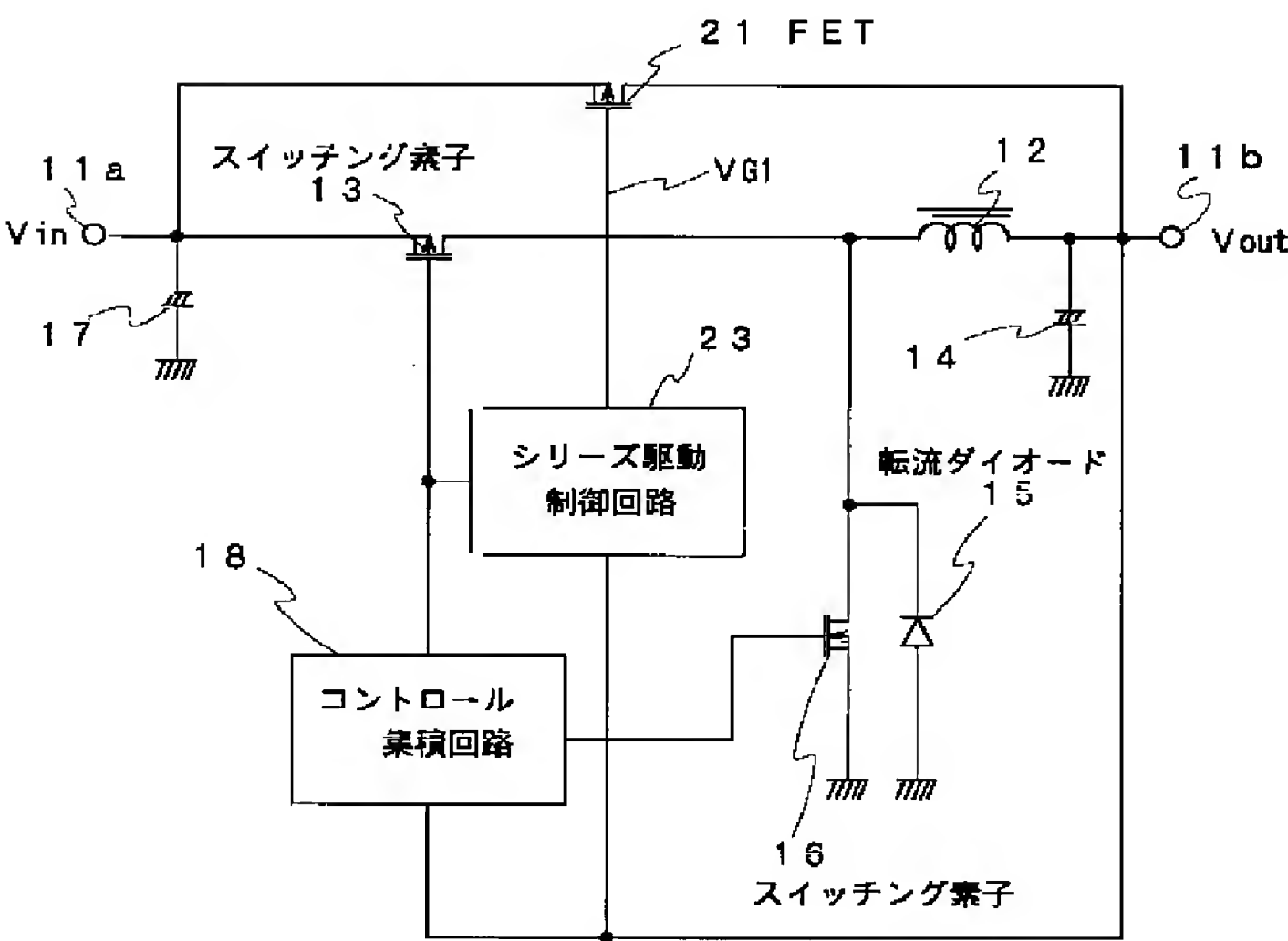
【図12】



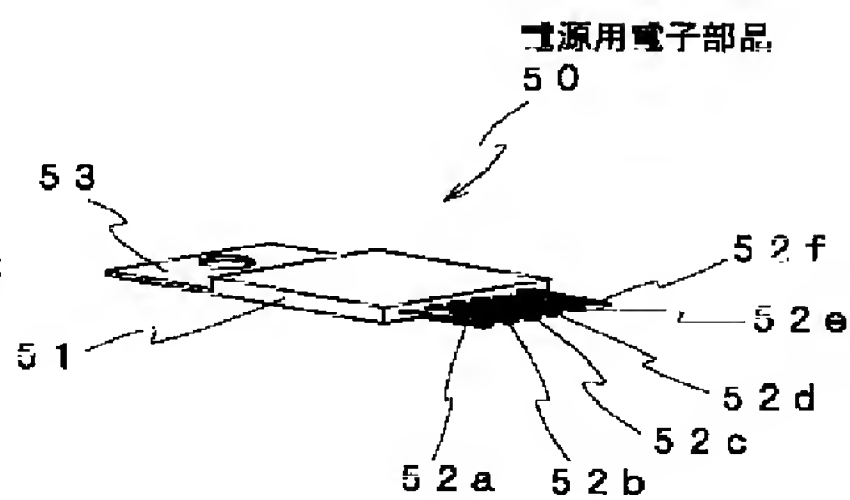
【図5】



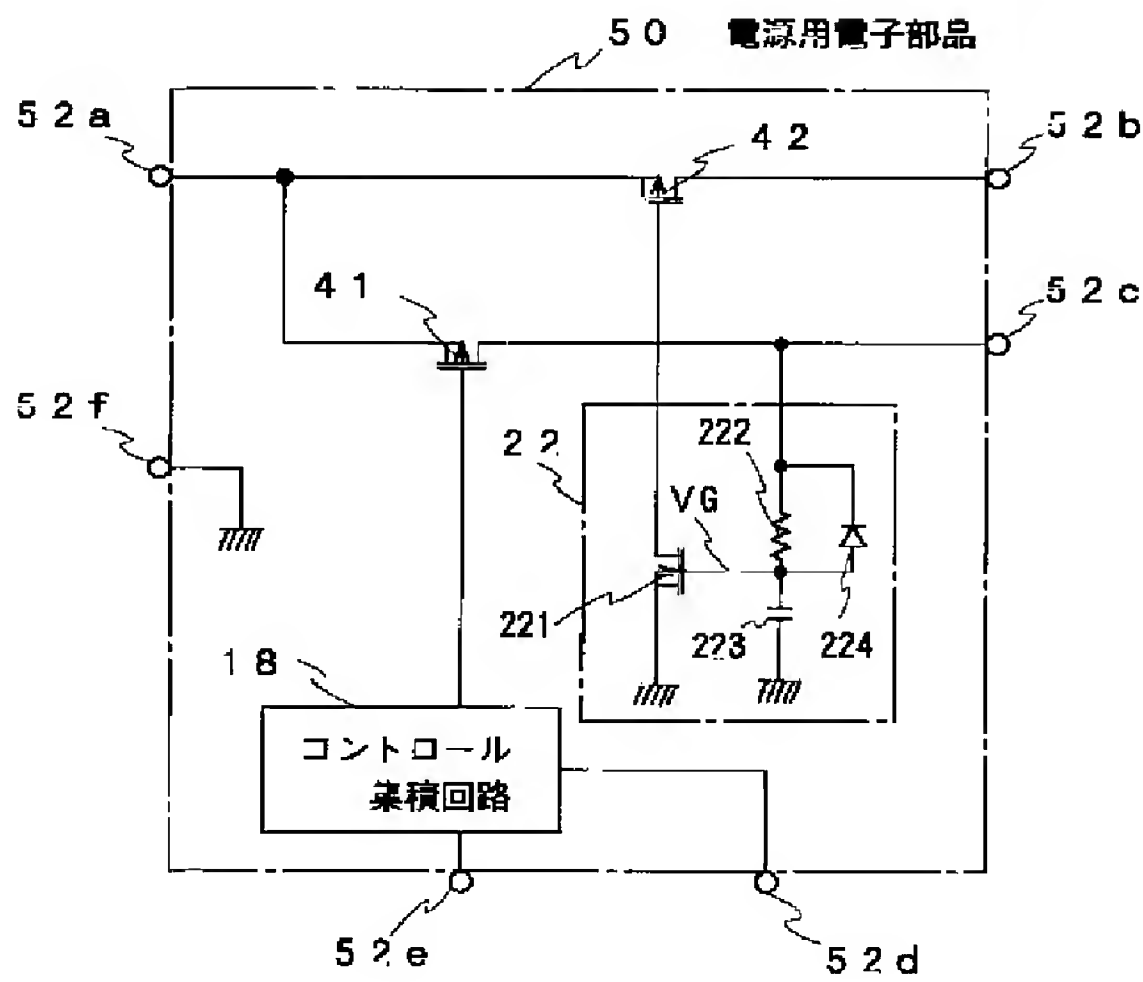
【図6】



【図13】

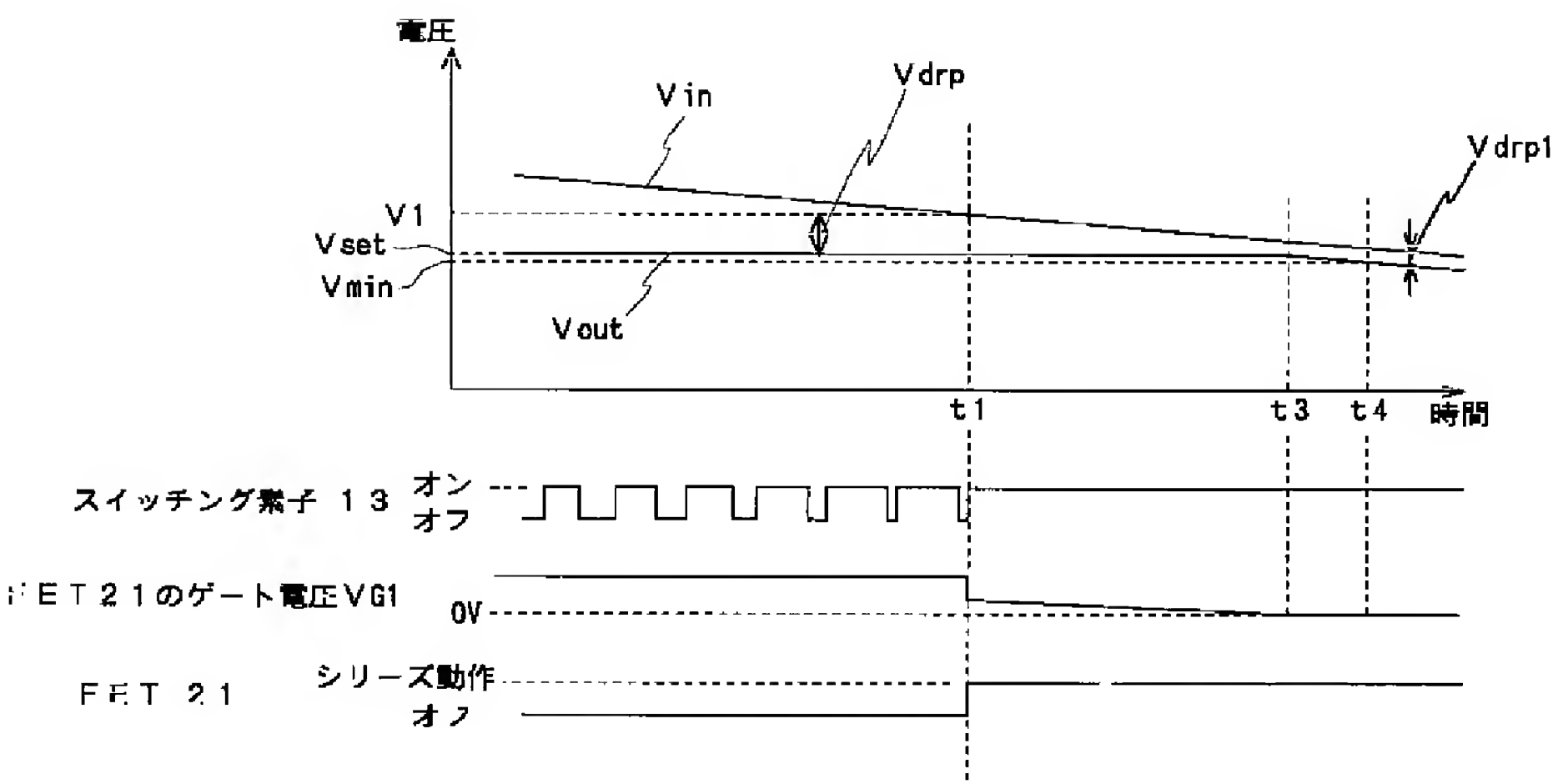


【図14】

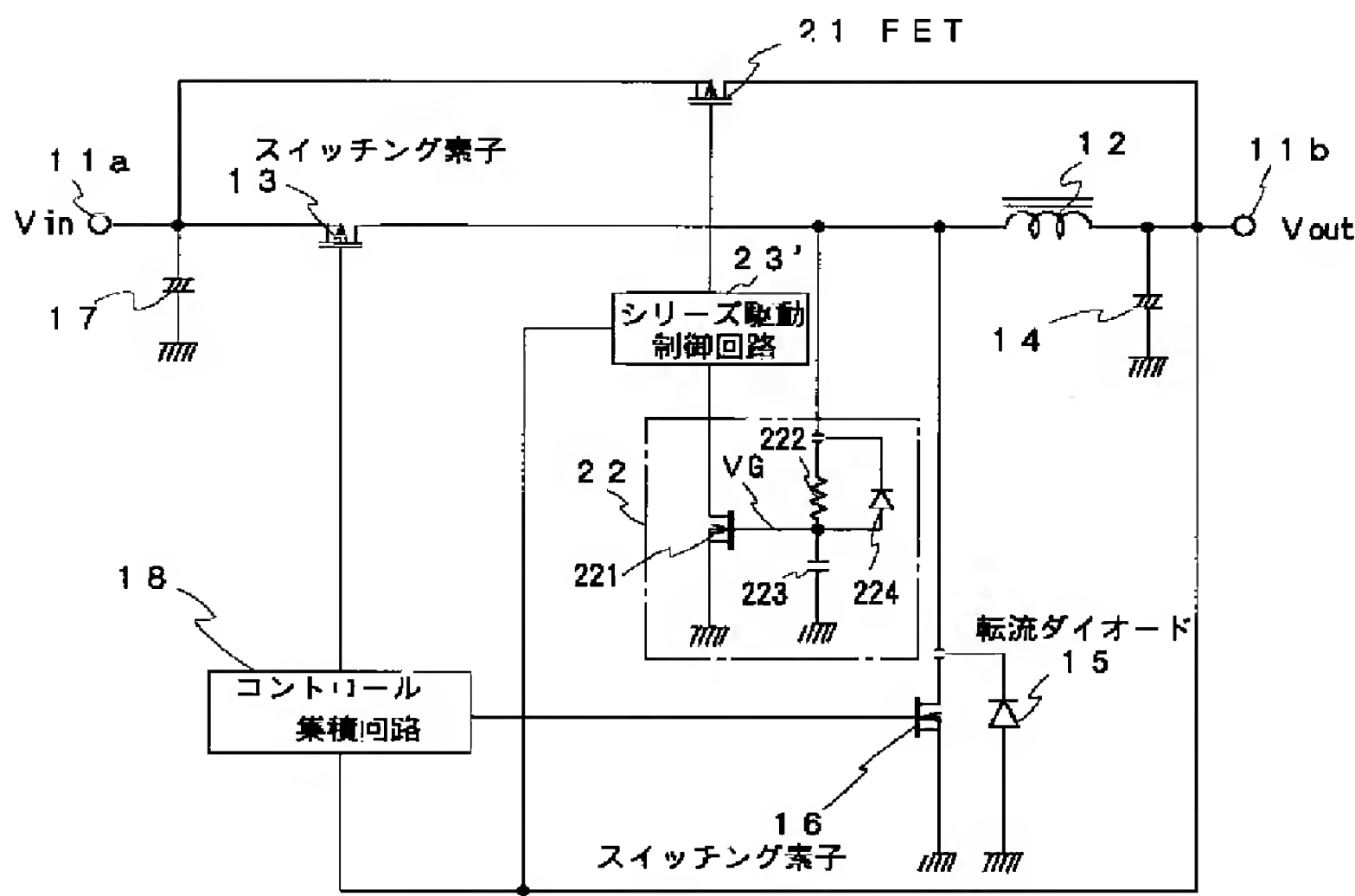




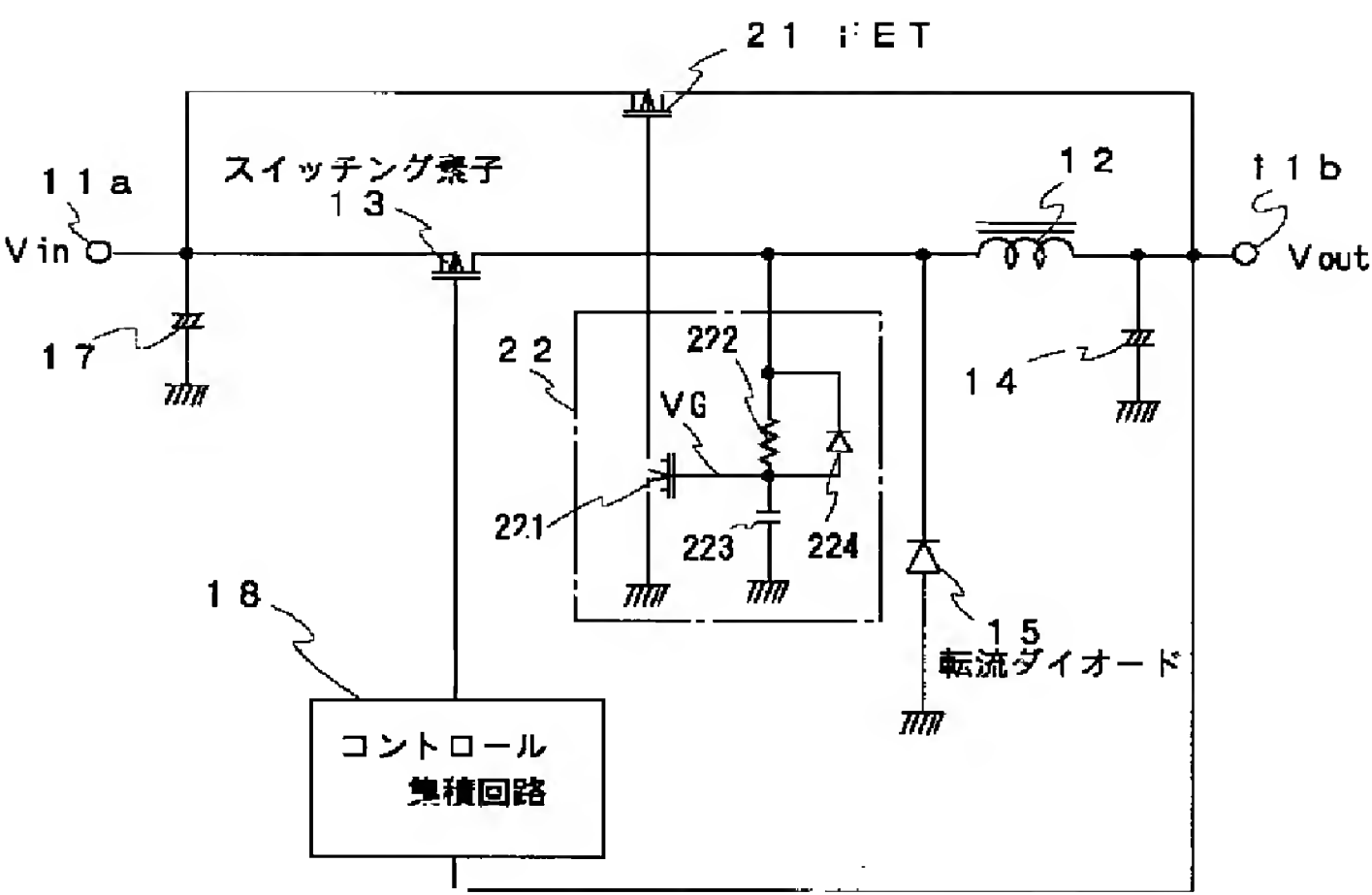
【 図 7 】



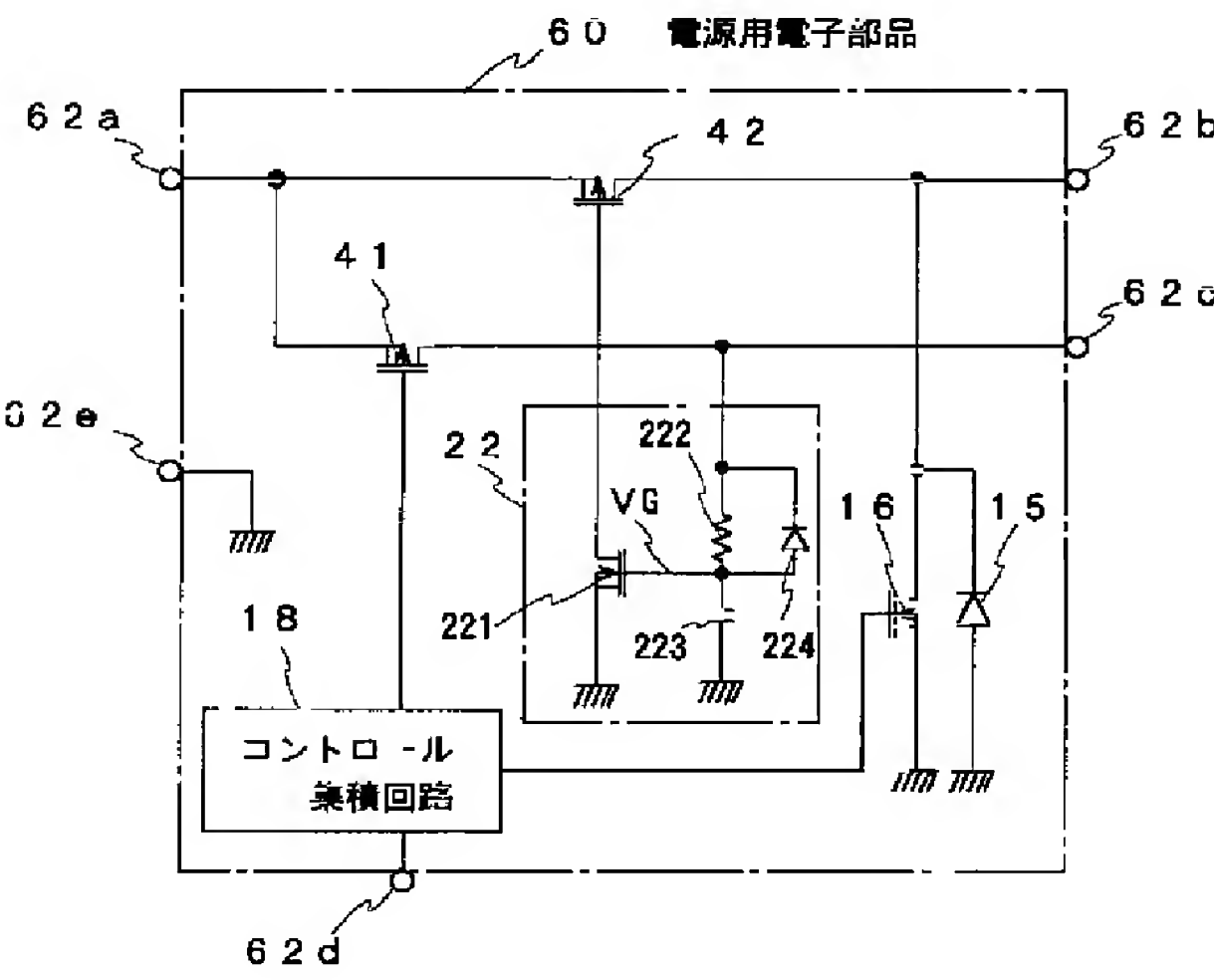
【 図 8 】



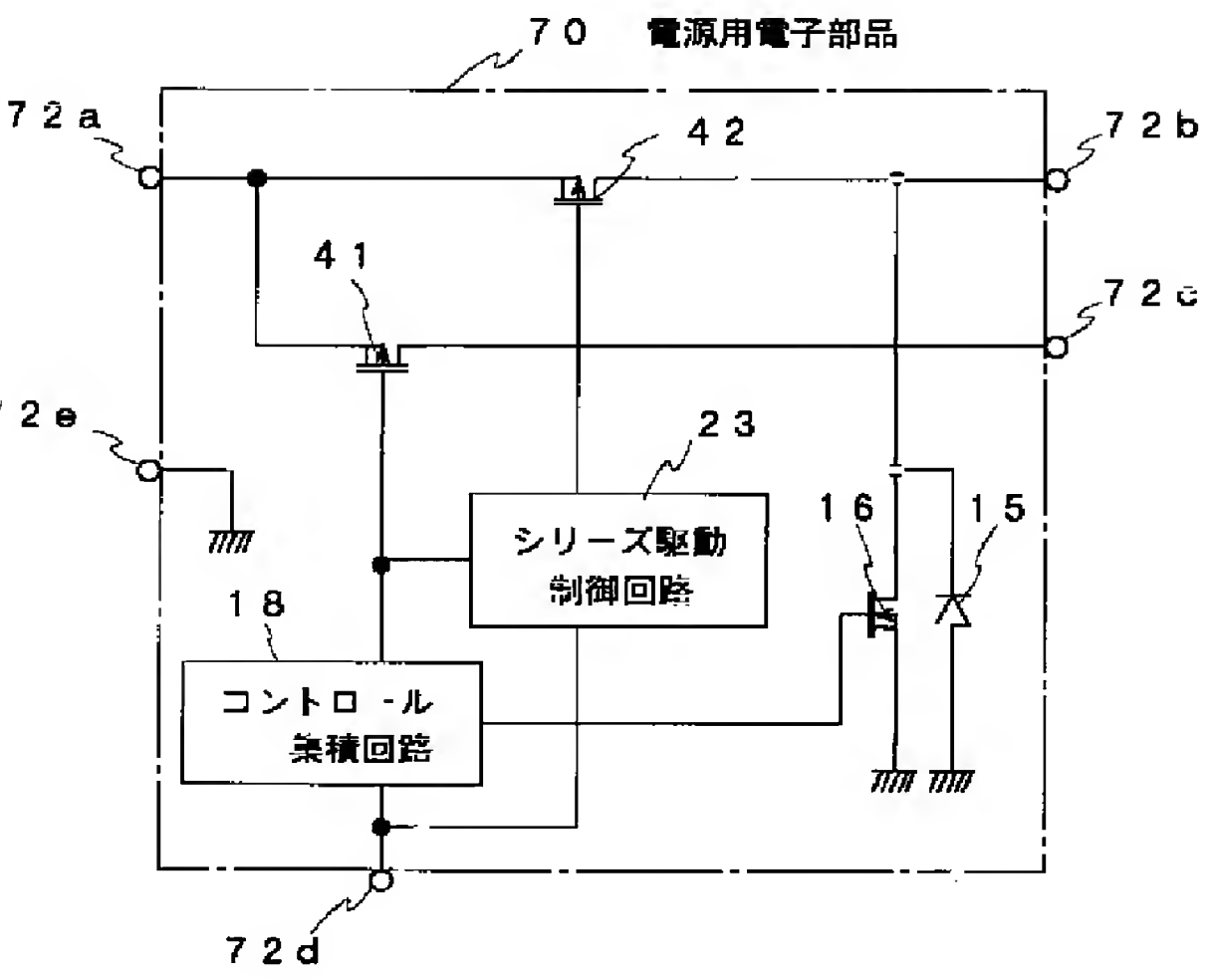
【図10】



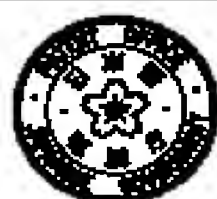
【図15】



【図16】



(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2001298945 A**

(43) Date of publication of application: **26.10.01**

(51) Int. Cl. **H02M 3/155**

(21) Application number: **2000115045**

(71) Applicant: **TAIYO YUDEN CO LTD**

(22) Date of filing: **17.04.00**

(72) Inventor: **OTANI MITSUAKI**

(54) **DRIVING METHOD FOR POWER CIRCUIT, POWER CIRCUIT, AND ELECTRONIC PART FOR POWER SUPPLY**

voltage level to the output terminal 11b can be maintained at a predetermined level.

COPYRIGHT: (C)2001,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a driving method for power circuit, a power circuit, and an electronic part for power supply with wide operating conditions, capable of increasing the driving time of an electronic circuit driven by a battery.

SOLUTION: A FET 21 directly connecting an input terminal 11a with an output terminal 11b is provided in parallel with a switching device 13 and a smoothing reactor 12. After an output voltage  $V_{out}$  has dropped by driving a switching device 13 alone and the switching device 13 has maintained an ON status fully, a driving circuit 22 keeps the FET 21 ON, so that a series resistor of the ON resistor of the switching device 13 and a resistance component of the smoothing reactor 12, and the ON resistor of the FET 21 are kept in a parallel-connection condition, thereby increasing supply current. It is thus possible to increase the time when an output

